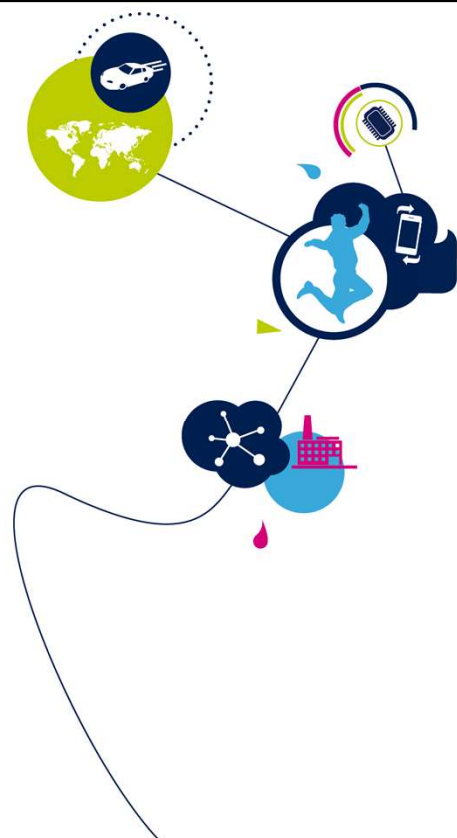


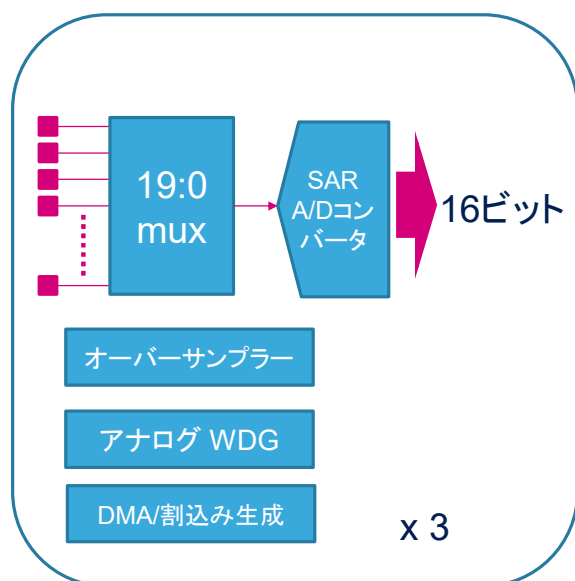
STM32H7 – A/Dコンバータ

A/Dコンバータ

1.0 版



こんにちは、STM32H7 A/D コンバータブロックのプレゼンテーションによろこそ。このブロックの主な機能について説明します。このブロックは、センサ出力のような外部のアナログ電圧をデジタル値に変換して、デジタルドメインでさらに処理するために使用します。



- アナログからデジタルへの変換を提供
 - 最大20の入力チャネルを備えた3つのA/Dコンバータ
 - 16ビット、オーバーサンプリングで最大21ビット
 - ENOB はノイズレベルのために14ビットに制限
 - 最速5メガサンプル/秒 (14ビット分解能)
 - A/Dコンバータあたり 3つのアナログ・ウォッチドッグ
 - DMA要求の生成
 - 割込み生成

アプリケーション側の利点

- 超低消費電力: 1.6 mA @ 5 メガサンプル/秒
- 柔軟なトリガー、CPUの負荷を軽減するためのデータ管理



STM32G4マイクロコントローラ内のA/D コンバータにより、マイクロコントローラはセンサ出力のようなアナログ値を受け入れ、デジタルメインに信号を変換できます。

3 つの A/D コンバータで最大 20 個のアナログ入力を使用できます。A/D コンバータモジュール自体は、追加のオーバーサンプリング・ハードウェアを備えた16ビットの逐次近似コンバータです。

ノイズレベルの関係上、14ビット相当の性能しか得られません。16ビット以上の性能を得るためには、オーバーサンプリング方式を使用する必要があります。

特定の条件下では、オーバーサンプリングされた出力は 21 ビットの結果を持つことができます。

サンプリング速度は、14 ビット分解能で 1 秒あたり 5 メガサンプルです。

各A/D コンバータモジュールは、アナログウォッチドッグを統合します。データは、DMA からの移動または割込みによって使用可能にできます。

このA/Dコンバータは、低消費電力と高性能を実現するように設計されています。

トリガメカニズムは多数あり、データ管理は CPU ワークロードを最小化するように構成できます。

機能	説明
A/Dコンバータユニット	3モジュール
入力チャンネル	A/Dコンバータあたり最大 20 の外部 (GPIO) または内部チャンネル
	16ビット逐次近似
変換時間	200ns、5メガサンプル/秒 ($f_{ADC_CLK} = 50\text{ MHz}$ 、14ビットの時)
機能モード	シングル、連続、スキャン、不連続、インジェクト
トリガ	ソフトウェアまたは外部トリガ(タイマおよびI/O)
特別機能	アナログ・ウォッチドッグ、ハードウェア・オーバーサンプリング、セルフ・キャリブレーション
データ処理	割込み生成、DMA要求
低電力モード	ディープパワーダウン、自動遅延、動作速度に依存した電力消費



STM32H7製品の内部には、3つのA/Dコンバータが内蔵されています。

入力チャンネルは、シングルエンドまたは差動モードで信号を変換できる最大20チャンネルが接続されています。

A/Dコンバータは 14 ビット モードで 1 秒あたり 5 メガサンプルの信号を変換できます。

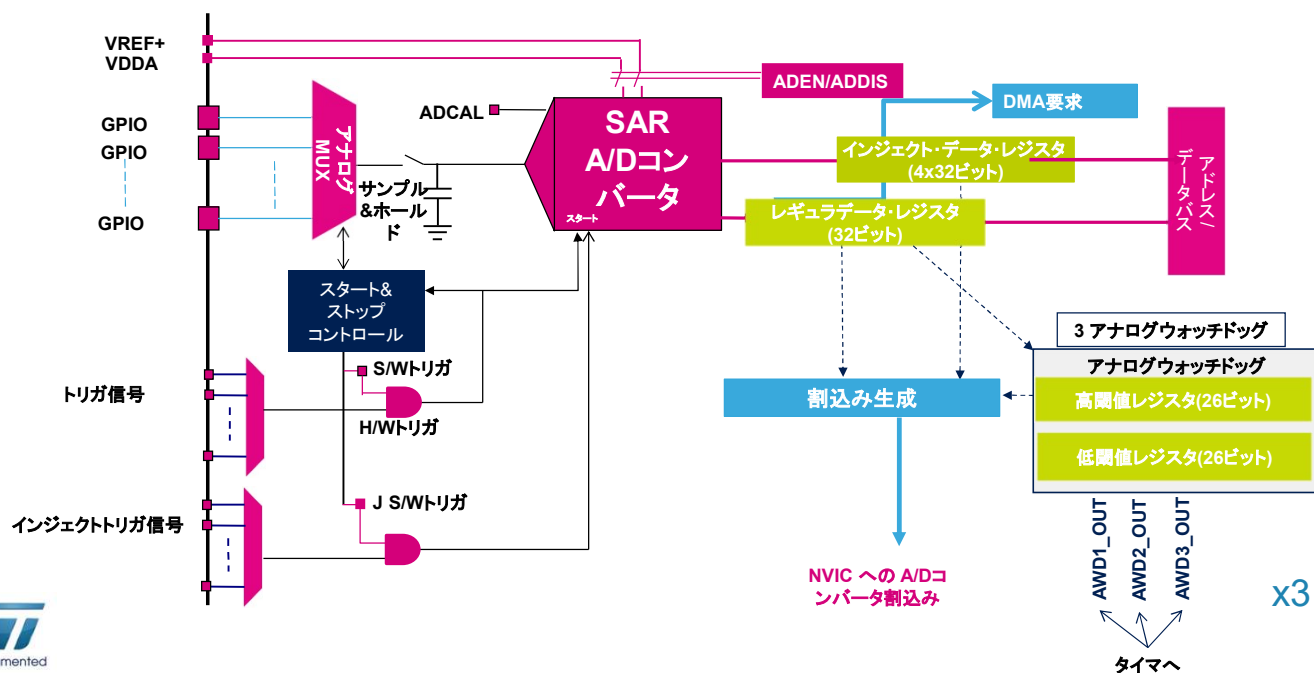
いくつかの機能モードがありますが、これは後ほど説明します。

また、いくつかの異なるトリガ方法があります。

CPU負荷をオフロードするために、A/Dコンバータには閾値を監視するためのアナログ・ウォッチドッグがあります。

A/Dコンバータはまた、最終的な変換値に表示されるビット数を拡張するためにオーバーサンプリングを提供します。

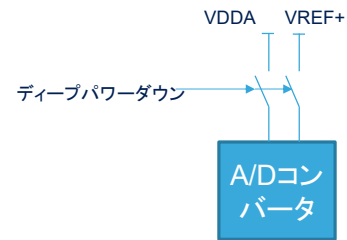
パワーに敏感なアプリケーションのために、A/Dコンバータは多くの低消費電力機能を提供します。



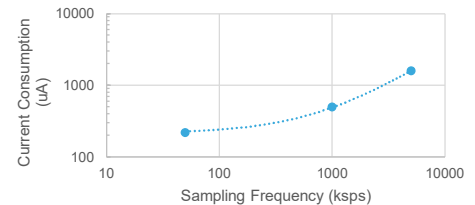
このスライドは、STM32H7に内蔵された3つのA/Dコンバータの一般的なブロック図を示しています。

複数の低電力機能の実装

- ディープパワーダウンモード
 - A/Dコンバータへ供給される内部電力は、リーク電流低減のためスイッチによって無効にすることが可能
- 自動遅延変換
 - A/Dコンバータは、最後のデータが読み取られるまで自動的に待機可能
- 消費電力はサンプリング時間に依存
 - 1.6mA @ 5メガサンプル/秒、
500μA @ 1メガサンプル/秒、
220μA @ 50キロサンプル/秒



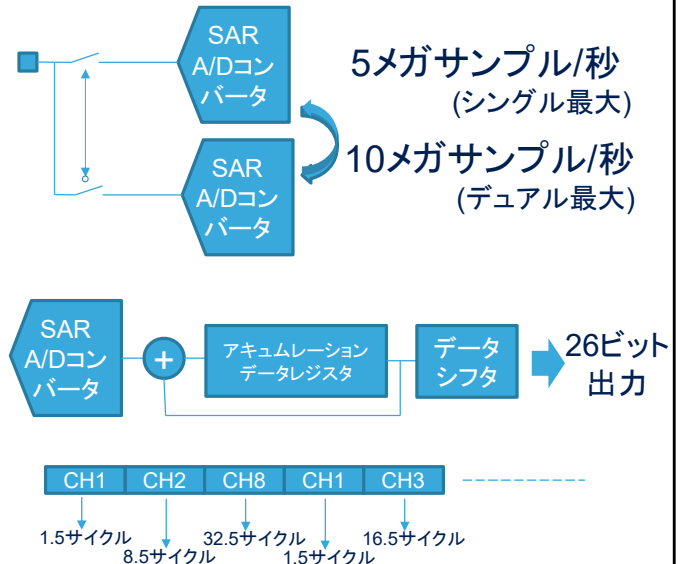
消費電流とサンプリング周波数



STM32H7のA/Dコンバータはディープ・パワーダウン・モードをサポートしています。A/Dコンバータを使用しないときは、リーク電流をさらに減らすためのスイッチで電源と切り離すことができます。自動遅延モードは、次の変換を開始する前の最後の変換データが読み込まれるまでA/Dコンバータを待機させます。これにより不必要な変換を回避し、消費電力を削減します。消費電力はサンプリング周波数に依存します。低いサンプリング・レートでは、消費電流はほぼ比例して減少します。

複数の高性能な機能の実装

- A/Dコンバータ クロック50MHz時:5メガサンプル/秒 @14ビット変換
- インタリーブモードでは最大10メガサンプル/秒までサポート可能
- ハードウェア・オーバーサンプリング
 - アキュムレータとビットシフタは、CPUサポートなしで26ビットデータを出力可能
- フレキシブル・シーケンサ
- オフセットを低減する自動キャリブレーション、直線性の向上



A/Dコンバータは5メガサンプル/秒@14ビット変換までサポートしています。

デュアルインタリーブモードを使用することで、10メガサンプル/秒まで拡張できます。

A/DコンバータにはCPUを介在させずにデータを蓄積し、分割するオーバーサンプリング・ハードウェアが含まれています。

オーバーサンプリングは2～1024倍のサンプルと、1～8ビットの2進数の右シフトに対応しています。

シーケンサは、ユーザーの任意の順序で最大16チャンネルを変換することができます。また、各チャンネルは異なるサンプリング期間を持つことができます。

A/Dコンバータはオフセットと直線性のための自動キャリブレーション機能を提供します。

基準電圧が10%以上変化する場合は、アプリケーション上でキャリブレーションを実行することをお勧めします。これには、リセットからの立ち上がりや、低電力のアナログ電圧供給が取り除かれ、その後の立ち上がりも含まれます。

A/Dコンバータ変換速度

7

変換スピードは分解能に依存

- A/Dコンバータはサンプル期間に最低 $1.5_{\text{ADC_CLKs}}$ 、変換に最低 $7.5_{\text{ADC_CLKs}}$ が必要(14ビット)
- 10サイクル、50MHzの最大クロック(サンプル周期の 2.5clk が必要)の場合、5Mサンプル/秒(14ビット)の結果が得られる
- 低分解能でスピードアップ
 - 12ビット: $6.5_{\text{ADC_CLKs}}(+1.5) \Rightarrow 6.25\text{メガサンプル/秒}$
 - 10ビット: $5.5_{\text{ADC_CLKs}}(+1.5) \Rightarrow 7.1\text{メガサンプル/秒}$
 - 8ビット: $4.5_{\text{ADC_CLKs}}(+1.5) \Rightarrow 8.3\text{メガサンプル/秒}$

分解能	$t_{\text{Conversion}}$
16ビット	8.5サイクル
14ビット	7.5サイクル
12ビット	6.5サイクル
10ビット	5.5サイクル
8ビット	4.5サイクル



A/Dコンバータはサンプリングに最低1.5クロック・サイクル、14ビット・モードの変換に最低7.5クロック・サイクルが必要です。50MHzのA/Dコンバータクロックで、1秒間に5メガサンプルを達成することができます。サンプリング速度を上げるためには、分解能を8ビットに下げて、サンプリング速度を8.3メガサンプル/秒まで上げることが可能です。

プログラム可能なサンプリング時間

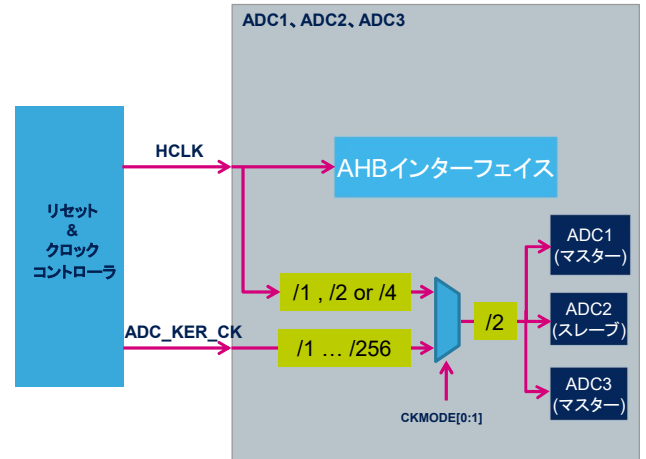
- 次のサンプリング時間を選択可能:
 - 1.5サイクル
 - 2.5サイクル
 - 8.5サイクル
 - 16.5サイクル
 - 32.5サイクル
 - 64.5サイクル
 - 387.5サイクル
 - 810.5サイクル
- スキャンモードでは各入力チャンネルで異なるサンプリング時間を持つことが可能
 - 各A/Dコンバータは、様々なソース・インピーダンスで異なる入力ソースをスキャンすることが出来る



サンプリング時間は、A/Dコンバータの各入力チャンネルに対して個別にプログラムすることができます。
このスライドに記載されているサンプリング時間は、A/Dコンバータのクロックサイクルで利用できます。
サンプリング時間を長くすると、より高いインピーダンスを持つ信号を正しく変換することが出来ます。

柔軟なクロック選択

- A/Dコンバータのクロックは以下の中から選択
 - AHBクロックを1、2、または4で割った値
トリガ・イベントが AHBクロックに依存する場合、イベントと変換開始の間の待ち時間は決定される
 - 専用のA/Dコンバータ クロック
システムクロック(AHB)とは独立しており、非同期
A/Dコンバータがフルスピードで動作していても、CPUはゆっくりと動作可能
ADC_KER_CKソースは独立したPLLから接続可能



A/Dコンバータには選択可能なクロックソースがあります。
 システムを同期的に動作させる必要がある場合は、AHBクロック
 ソースが最適な選択となります。
 遅いCPU速度が必要だが、A/Dコンバータには高いサンプリン
 グ・レートが必要な場合は、専用A/Dコンバータクロックを選択で
 きます。
 ADC_KER_CK ソースは独立した PLL から選択できます。

- 入力には3つの異なるタイプがある
 - **ダイレクトチャネル**
 - I/OにシリーズスイッチなしでA/Dコンバータの入力に接続され、最速のサンプリング時間を得る
 - **高速チャネル**
 - I/Oは低抵抗スイッチでA/Dコンバータの入力に接続され、サンプリング時間を短縮できる
 - **低速チャネル**
 - I/Oは標準抵抗スイッチでA/Dコンバータの入力に接続され、サンプリング時間が遅くなる



入力には3つの異なるタイプがあります

- **ダイレクトチャネル**はシリーズスイッチなしでA/Dコンバータの入力に接続され、最速のサンプリング時間を得ることが出来ます。
- **高速チャネル**は低抵抗スイッチでA/Dコンバータの入力に接続され、サンプリング時間を短縮できます。
- **低速チャネル**は標準抵抗スイッチを使用して、I/O がA/Dコンバータの入力に接続され、サンプリング時間は遅くなります。

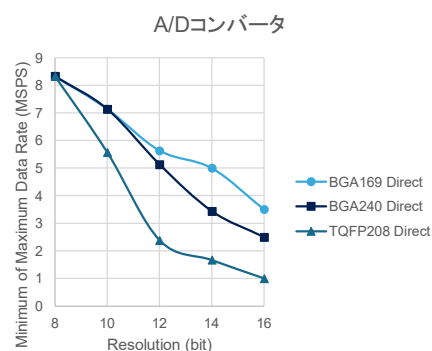
A/Dコンバータ パフォーマンス

11

パフォーマンス vs パッケージ

- A/Dコンバータの性能はパッケージの種類と、動作するチャンネル数に依存
 - パッケージの種類は、A/Dコンバータのパフォーマンスに影響する
 - パッケージに依存し、電圧リファレンスの安定性が変化する、結果、パフォーマンスに影響を与える
 - 次の順序は、A/Dコンバータのパフォーマンスの向上を示す
 - BGAパッケージ
 - WLCSPパッケージ
 - TQFP176パッケージ
 - TQFP208パッケージ

パフォーマンスの向上



A/Dコンバータのパフォーマンスは、パッケージの種類と同時に動作するチャンネルの数によって異なります。
この図は、BGAパッケージ技術が特に高分解能においてより良いパフォーマンスを提供していることを示しています。

パフォーマンス vs セットアップ

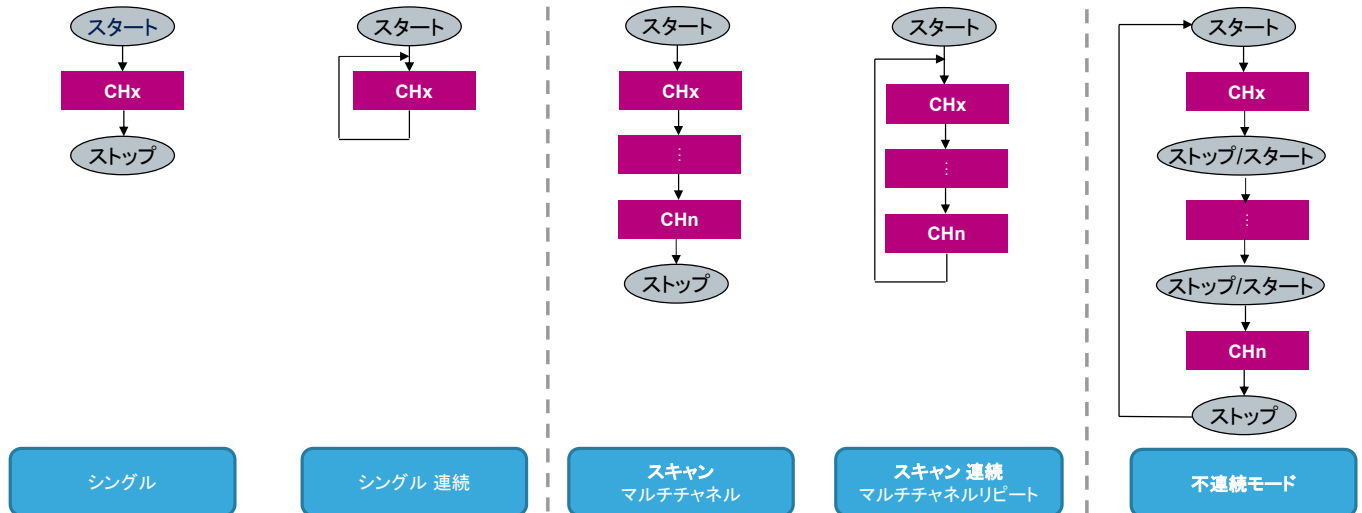
- A/Dコンバータの速度はサンプリング時間と変換時間に依存する
 - サンプリング時間中は、ホールドコンデンサを $\frac{1}{2}$ LSBの誤差電圧の内側に充電する必要がある
 - 16ビット@3.3V、1LSB $\approx$ 50uV
 - サンプリング時間中は、入力は ± 25 uVで安定している必要がある
 - 12ビット@3.3V、1LSB $\approx$ 800uV
 - サンプリング時間中は、入力 ± 400 uVで安定している必要がある
- このため、16ビットは低分解能よりも長いサンプリング時間を必要とする
 - いくつかのケースで、より高いサンプリングレートを得るためには、低いサンプリング周期でより低いクロック周波数を使用することで、より高速になる
 - 16ビットモード、Fadc=37MHz、サンプリング時間=2.5サイクル: 結果3.35MSPS
 - 16ビットモード、Fadc=36MHz、サンプリング時間=1.5サイクル: 結果3.60MSPS



A/Dコンバータの速度はサンプリング時間と変換時間にも依存します。サンプリング時間中は、正確な精度を確保するために、ホールド・コンデンサはLSB電圧の半分以下の誤差で適切なLSB電圧に充電する必要があります。

そして、分解能が高くなればなるほど、サンプリング時間は長くなります。そのため、低いクロック周波数で低いサンプリング周期を使用して高いサンプリングレートを得る方が効率的な場合があります。

異なる変換モード



A/Dコンバータは、いくつかの変換モードをサポートしています。

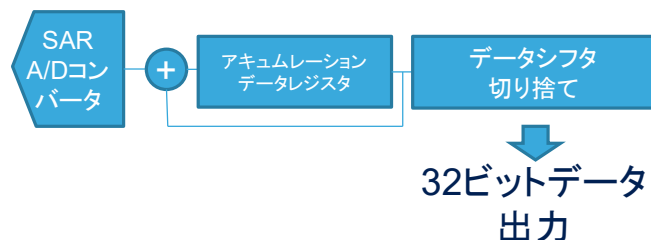
- シングルショットモードまたは連続モードで、1つのチャンネルのみを変換するシングルモード。
- スキャンモードは、あらかじめ定義されプログラムされた入力チャンネルのセットを、シングルショットまたは連続モードで変換します。
- 不連続モードでは、事前に定義されプログラムされた入力チャンネルのリストから、各トリガ信号の1つのチャンネルのみを変換します。

ハードウェア オーバー サンプリング

14

CPU負荷をオフロードするためのデータの事前処理

- プログラム可能なオーバーサンプリングレシオ:
x2 から x1024 まで



- プログラマブル・データ・シフト & 切り捨て
左シフトは0~15ビット、右シフトは0~11ビット
- 最大 32 ビットのデータ幅
- 平均化、データレートの低減、SNR改善、および基本的なフィルタリング

オーバーサンプリングレシオ	出力分解能	等価サンプリング周波数(最大)
x1(none)	16ビット	3.6メガサンプル/秒
x16	18ビット	225キロサンプル/秒
x256	20ビット	14キロサンプル/秒
x1024	21ビット	2.9キロサンプル/秒



A/Dコンバータはハードウェアのオーバーサンプリングをサポートしています。CPUのサポートなしで2~1024倍のサンプリングが可能です。変換されたデータはレジスタに蓄積され、出力はデータシフタとトランセータで処理されます。

16ビットのデータを拡張して32ビットのデータレジスタとして提示することができます。この機能は、基本的なフィルタリングだけでなく、平均化機能や、データレートの低下やS/N比の改善にも利用できます。

ソフトウェアのオーバーヘッドを削減

- 3つのA/Dコンバータのそれぞれに3つのウィンドウ・コンパレータを持つ
 - 1つの26ビット・アナログ・ウォッチドッグは、選択された1つのチャンネルまたはすべての有効なチャンネルを監視することが可能
 - 2つの26ビット・アナログ・ウォッチドッグは、複数の選択されたチャンネルを監視することが可能
- 各ウォッチドッグは、しきい値の過大・過小状態を連続的に監視し、割込みや外部信号を発生させたり、タイマを停止することが可能



各A/Dコンバータには、高いしきい値と低いしきい値の設定を備えた統合型アナログウォッチドッグがあります。A/DC変換値は、このウィンドウしきい値と比較され、結果がしきい値を超えた場合、CPU介入なしに割込み又は外部信号を生成したり、タイマを直ちに停止させることができます。

ソフトウェアのオーバーヘッドを削減

- 通常の変換データは 32ビットのデータ・レジスタに格納される
 - ソフトウェアのポーリング、割込み、またはDMA要求を使用してデータを移動できる
 - OVERRUNフラグは、以前に変換されたデータが現行データによって上書きされるときにセットされる
 - アナログウォッチドッグの場合は、各データを処理する必要はなくOVERRUNフラグを無効にすることができる
- インジェクト変換データは4つの32ビット・データ・レジスタに格納される
 - インジェクト変換データは専用レジスタに格納され、通常の変換データシーケンスは、インジェクト変換が発生しても保持できる



A/Dコンバータの変換結果は32ビットのデータ・レジスタに格納されます。システムは変換データを利用するためにCPUポーリング、割込み、またはDMAを使用することができます。次の変換データの準備が整うまでにデータが読み込まれない場合、オーバーラン・フラグを発生させることができます。インジェクションチャネル変換の場合は、4つの専用データレジスタを用意しています。

A/Dコンバータ変換中の中断

- A/Dコンバータは、通常のレギュラ変換が実行されている場合でも、インジェクト・トリガを受け入れることが可能
 - トリガは、通常のレギュラ変換を停止し、インジェクト変換を開始
1つのトリガで最大4つのインジェクト変換を利用可能
 - インジェクト変換が終了すると、自動再開が発生
 - インジェクト変換結果には、4つの専用32ビットデータレジスタが用意される
 - ユーザのファームウェアで使用するための割込みまたはフラグを作成
 - インジェクト変換のキューは、その場で再プログラム可能



インジェクト変換は、通常のレギュラ変換を中断し、最大4チャンネルの変換を挿入するために使用されます。インジェクト変換が終了すると、通常のレギュラ変換シーケンスを再開することができます。インジェクト変換結果は、専用のデータレジスタに格納されます。変換の終了またはシーケンスの終了には、フラグと割込みが利用可能です。インジェクトチャンネルの選択は、その場で再プログラムすることができます。通常のレギュラ変換またはインジェクト変換が進行中であっても、次のインジェクトチャンネルが前のチャンネルと異なるものになるように、キューに別のチャンネルを追加することができます。

割込みイベント	説明	割込みイベント	説明
ADRDY	A/Dコンバータは変換する準備ができている	AWDx	アナログ・ウォッチドッグのしきい値違反検出の発生
EOC	レギュラ変換の終了	EOSMP	サンプリング・フェーズの終了
EOS	レギュラ変換グループのシーケンスの終了	OVR	データ・オーバーランの発生
JEOC	インジェクト変換の終了	JQOVF	インジェクト・シーケンス・コンテキスト・キューがオーバーフロー
JEOS	インジェクト変換グループのシーケンスの終了		

- DMAリクエストは、チャンネルの変換の各エンドの後に生成



各A/Dコンバータは9つの異なる割込みを生成することができます。ADC Ready、レギュラ変換の終了、レギュラシーケンスの終了、インジェクト変換の終了、インジェクトシーケンスの終了、アナログ・ウォッチドッグ、サンプリングの終了、データ・オーバーラン、インジェクトシーケンス・コンテキスト・キューのオーバーフローです。A/Dコンバータ出力データの準備ができている際、変換の各終了時に DMA 要求を生成することができます。

モード	説明
RUN	有効
SLEEP	有効 ペリフェラルの割込みにより、デバイスはSLEEPモードを終了
STOP	利用できない ペリフェラルレジスタの内容は保持される
STANDBY	パワーダウン STANDBYモードを終了した後、ペリフェラルを再初期化する必要がある

- ディープ・パワーダウンモードでは、各A/Dコンバータのアナログ部分はオンチップの電源スイッチによってオフになり、キャリブレーションデータは保持される
- D1ドメインとD2ドメインがSTANDBYモードの間、ADC3(D3ドメイン)を実行できる



A/DコンバータはRUNモードとSLEEPモードで有効です。STOPモードでは、A/Dコンバータは使用できませんが、レジスタの内容は保持されます。STANDBYモードではA/Dコンバータはパワーダウンしており、より高い電力状態に戻る時は再初期化する必要があります。各A/Dコンバータ自体には、オンチップ電源スイッチをオフにすることでリークを減らすディープ・パワーダウン・モードがあります。これはA/Dコンバータを使用しない場合には常に推奨されるモードです。D3ドメインにあるADC3は、他のドメインがSTANDBYモードの間も動作することに注意してください。

	条件	データ (typ.)	単位
サンプリング レート	16ビットモード	3.6	メガサンプル/秒
	14ビットモード	5.0	メガサンプル/秒
	8ビットmode	8.3	メガサンプル/秒
DNL	(シングルエンド)	+3/-1	LSB
INL	16ビットモード	±11.0	LSB
ENOB	16ビットモード(シングルエンド)	12.2	ビット
	16ビットモード(差動)	13.2	ビット
消費電流	5メガサンプル/秒(14ビット)	1.6	mA
	50メガサンプル/秒(14ビット)	220	μA

注: ここに示されているデータは、ダイレクトチャネル用



次の表は A/Dコンバータの性能パラメータを示しています。すべての値は予備的なものです。16ビット・モードのENOBはシステムのノイズ・レベルのため14ビット以下になると飽和します。オーバーサンプル・モードを使用することで、ENOBをさらに拡張することができます。

- このペリフェラルに関連するペリフェラルのトレーニングは以下を参照してください。
 - DMA –ダイレクト・メモリ・アクセス・コントローラ
 - 割込み
 - GPIO –汎用入出力
 - RCC – クロックモジュール
 - DAC –デジタル・アナログ変換器
 - TIM –割込みとイベント・トリガ用タイマ
 - DFSDM –シグマデルタ・モジュレータ・デジタルフィルタ



これらのペリフェラルは、A/Dコンバータを正しく使用するために特別に設定する必要があるかもしれません。詳細については、対応するペリフェラル・トレーニング・モジュールを参照してください。

各A/Dコンバータの機能

22

A/Dコンバータ 機能	ADC1	ADC2	ADC3
デュアルモード	マスター	スレーブ	-
インターコネクト/ ドメイン	AHB1/ ドメイン2	AHB1/ ドメイン2	AHB4/ ドメイン3
内部チャネル接続		DAC1 出力 DAC2 出力	バンドギャップ (VREFINT) 温度センサ VBAT/4



STM32H7は3つのA/Dコンバータを内蔵しています。ADC1とADC2はデュアルモードで一緒に動作するよう構成できるので、各A/D変換を2つのモジュール間で同期させることができます。ADC3はスタンドアロン・コンバータとして動作します。

- 詳細については、以下の資料をご参照ください。
 - Application note AN2834: How to get the best ADC accuracy in STM32Fx Series and STM32L1 Series devices
 - Application note AN4073: How to improve ADC accuracy when using STM32F2xx and STM32F4xx microcontrollers
 - Application note AN2668: Improving STM32F1x and STM32L1x ADC resolution by oversampling
 - Application note AN4629: ADC hardware oversampling for microcontrollers of the STM32 L0 and L4 series



A/Dコンバータに特化したアプリケーション・ノートがいくつかあります。A/Dコンバータについてさらに詳しく知りたい方は、逐次近似A/Dコンバータについて論じた幅広いWebページをご覧ください。